

[First Hit](#)[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)

Generate Collection

Print

L23: Entry 3 of 4

File: JPAB

Oct 27, 1982

PUB-NO: JP357174971A

DOCUMENT-IDENTIFIER: JP 57174971 A

TITLE: FACSIMILE EQUIPMENT

PUBN-DATE: October 27, 1982

INVENTOR-INFORMATION:

NAME

COUNTRY

KANDA, HAJIME

MURASE, KATSUO

HISHIDA, HIROSHI

ADACHI, EIICHI

WADA, YOSHINORI

KOSEKI, YUJI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

RICOH CO LTD

APPL-NO: JP56059566

APPL-DATE: April 20, 1981

INT-CL (IPC): H04N 1/02; H04N 1/32

ABSTRACT:

PURPOSE: To reduce cost by easily modifying a control program by providing two CPUs to the system control unit of a facsimile equipment, and allowing one CPU to control transmission, etc., and the other to control mechanism, etc.

CONSTITUTION: When a power switch SW is turned on, only a subordinate power source part 1601 is turned on to place a slave CPU1001 in a stand-by state, and this CPU monitors the presence of an original at a reader, the presence of recording paper at a development part, and the state of a system with a start switch on, and then turning on a main power source part 1602 once detecting an instruction signal for the start of transmission or reception, a telephone call signal, or other predetermined factors for turning on the main power source. Then, a master CPU1002 controls a mechanism control system which exercises original feed control over a scanner during transmission, paper feed control over a plotter during reception, and control over the scanner and plotter in copy mode.

COPYRIGHT: (C) 1982, JPO&Japio

[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)

⑫ 公開特許公報 (A)

昭57—174971

⑤ Int. Cl.³
H 04 N 1/02
1/32

識別記号

庁内整理番号
7334—5C
7136—5C④ 公開 昭和57年(1982)10月27日
発明の数 1
審査請求 未請求

(全 25頁)

⑭ ファクシミリ装置

① 特 願 昭56—59566

② 出 願 昭56(1981)4月20日

⑦ 発 明 者 神田肇
東京都大田区中馬込1丁目3番
6号株式会社リコー内⑧ 発 明 者 村瀬勝男
東京都大田区中馬込1丁目3番
6号株式会社リコー内⑨ 発 明 者 菱田洋至
東京都大田区中馬込1丁目3番
6号株式会社リコー内

⑦ 発 明 者 安達栄一

東京都大田区中馬込1丁目3番
6号株式会社リコー内

⑧ 発 明 者 和田義典

東京都大田区中馬込1丁目3番
6号株式会社リコー内

⑨ 発 明 者 古関雄二

東京都大田区中馬込1丁目3番
6号株式会社リコー内

⑩ 出 願 人 株式会社リコー

東京都大田区中馬込1丁目3番
6号

⑪ 代 理 人 弁理士 宮川俊崇

明 細 書

1. 発明の名称

ファクシミリ装置

2. 特許請求の範囲

主電源部と副電源部、および送信または受信動作中に主電源部からその電源を供給されて伝送制御関係のコントロールを行う第1のCPUと、動作中には常時副電源部からその電源を供給されて機軸制御関係のコントロールを行う第2のCPUとを備えたことを特徴とするファクシミリ装置。

3. 発明の詳細な説明

この発明は、システムコントロールユニットに2個のCPUを使用して、システムの機能制御をそれぞれ分担させるようにしたファクシミリ装置に関し、特に各種のファクシミリ装置に充分に対応できるように、制御プログラムの変更を容易にしてコストの適減化を可能にしたファクシミリ装置を提案する。

2個のCPUを用いてシステムコントロール

ユニットを構成することによつて、使用部品点数やその実装スペース等を増加することなく、しかも低コストのファクシミリ装置が得られるようにしたファクシミリ制御方式については、この発明の発明者等によつてすでに提案されている(例えば昭和56年4月9日の特許出願「ファクシミリ制御方式」、参照)。

この発明のファクシミリ装置は、先に提案されたファクシミリ制御方式をさらに具体化するとともに、2個のCPUにシステムの機能制御をそれぞれ分担させるようにしている。

理解を容易にするために、先に提案されたファクシミリ制御方式について、簡単に説明する。

2個の主副電源部とこれらの電源部によつてそれぞれ動作される2個のCPUとを使用し、待機中には、その一方の例えば第2のCPUすなわちスレーブCPUを比較的小容量の副電源で動作させて、システムの状態監視を行う。この場合に、他方の例えば第1のCPU、すなわちマスターCPUは動作させない。

スレーブCPUは、予め決められた主電源の投入要因を検出すると、主電源の投入動作を行うとともに、主電源投入後はマスターCPUに隷属され、マスターCPUからのコマンドに従って動作する。

そして、必要な動作が終了すると、マスターCPUは主電源を遮断するコマンドを発し、スレーブCPUは、主電源の遮断動作を行うとともに、その後はマスターCPUから開放されて再びシステムの状態監視を続けることになる。

ところで、この発明のフアクシミリ装置では、このような2個のCPUによつてシステムコントロールユニットを構成する場合に、一方のCPU例えばマスターCPUには、プロトコルその他の伝送制御系のコントロール機能およびそのコマンド発生の機能を分担させ、他方のCPU例えばスレーブCPUには、機構制御系のコントロール機能を分担させるように、それぞれのCPUに対してその機能を分割して与えている。

— 3 —

送する分離ローラ、12は積層原稿の最下位原稿を吸着するセンターファン、13はADFを駆動するADFモータ、14は原稿を搬送するスキヤナー・フィードローラ、15は原稿をコンタクトガラスへ密接させる圧板、16はコンタクトガラス、17は原稿照射用の蛍光灯、18はミラー、19は原稿を搬送するための駆動モータでスキヤナー・パルスモータを示す。

また、20は原稿からの光をCCD素子へ結像させるレンズ、21は読取関係の電気回路が設けられたセンサーボード、22は原稿からの光を電気信号に変換するCCD読取素子、23は原稿テーブル、24は原稿を縮小するときCCD素子等を移動するための駆動モータでリダクション用モータ、25は静電記録紙のロール紙、26はガイドローラ、27は記録紙をセットするときに使用する搬送ローラでマニュアル・フィードローラ、28は記録紙の緩衝用のテンションローラ、29はスタイラスによる記録時に記録紙を搬送する記録用フィードローラ、

— 5 —

このように、2個のCPUを使用し、かつそれぞれの機能を分割することによつて、個別にプログラムの変更が可能となり、各種のフアクシミリ装置に要求される多少の機能の付加変更により容易に対処することができ、コストダウンも達成される。

第1図AとBは、この発明のフアクシミリ装置の構造図の一例であり、第1図Aは側面図、第1図Bは正面から見た内部構造図である。

図面において、1は操作部、2は自動原稿送り(ADF)・読取部(スキヤナー)、3は記録部(プロッター)、4は制御電源部(コントローラ)、5は送受信用の操作スイッチや表示ランプ等が設けられた主操作盤、6は送受信以外の操作スイッチや表示ランプ等が設けられた副操作盤、7は原稿の両側端をガイドする原稿ガイド板、8は原稿挿入口、9は積層原稿の最下位原稿を搬送するADFフィードローラ、10は積層原稿を1枚に分離させる分離ゴム、11は積層原稿を1枚だけ分離させて読取部へ搬

— 4 —

送する分離ローラ、12は積層原稿の最下位原稿を吸着するセンターファン、13はADFを駆動するADFモータ、14は原稿を搬送するスキヤナー・フィードローラ、15は原稿をコンタクトガラスへ密接させる圧板、16はコンタクトガラス、17は原稿照射用の蛍光灯、18はミラー、19は原稿を搬送するための駆動モータでスキヤナー・パルスモータを示す。

40は定着用光源のキセノンランプ、41はキセノンランプと反射板の汚染を防止する定着保護ガラス、42は定着時に記録紙を搬送する搬送ベルト、43は記録紙を搬送ベルトへ吸着させ、また定着部を冷却する吸着・冷却ファン、44は記録紙を搬送し、反転しないときは排紙ローラとして作用する排紙切換えローラ、45は記録紙を反転させるときの反転切換えローラ、

— 6 —

46は記録紙の通路を切替える反転切換え板、47は反転した記録紙を搬送する反転搬送ローラ、48は受信記録紙をコピートレイへ排紙する排紙ローラ、49はプロッター部を駆動するプロッター・モータを示す。

50はキセノンランプを発光させる定着用電源、51は装置の主電源である制御用電源、52は装置の制御回路が収納される制御回路部、53は送信済み原稿がスタックされる原稿トレイ、54は受信記録紙がスタックされるコピートレイ、55～63はセンサーで、55はADFの原稿の有無検知用、56は原稿を検出するとスキヤナー・フィードローラを駆動するためのセンサー、57は原稿が読取位置まで搬送されたことを検知するためのセンサー、58は記録紙の有無検知用、59は記録紙が現像ユニットの前まで搬送されたことを検知するためのセンサー、60は記録紙の反転のタイミングを制御するためのセンサー、61は記録紙が排紙されたことを検知するセンサー、62はロール紙

— 7 —

白線は制御信号系を示す。

読取部100は、原稿1801の書面情報を面信号に変換するユニットで、光学系と照明系から構成され、次のVPU200へ白黒の面信号で出力する。

主・副走査装置500は、スタイラス記録方式の場合には、紙送り機構だけで構成される。

記録部800は、面信号を可視像に変換するユニットで、WE400から与えられる面信号を現像・定着する。

TTI・RTI300は、送信時に送信機側の、受信時に受信機側の識別情報を発生するユニットで、例えば送信機の番号、発信時刻、交信終了時刻等を発生する。

DCR600は、書面情報の有する冗長性を除去して、MH方式等の1次元符号化による圧縮データに変換し、また受信された圧縮データを復号するユニットである。

またEDU700は、同じく2次元符号化とその復号化を行うユニットである。

— 9 —

の残量検知用、63はトナーの有無検知用センサーを示す。

第2図は、ファクシミリ装置の基本構成の一例を示す機能ブロック図である。図面において、100は読取部、200はVPU(ビデオ・プロセスング・ユニット)、300はTTI・RTI(送信端末識別情報発生部・受信端末識別情報発生部)、400はWE(書込駆動部)、500は主・副走査装置、600はDCR(データ符号化復号化部)、700はEDU(2次元符号化復号化部)、800は記録部、900は機構制御装置、1000はSCU(システム・コントロール・ユニット)、1100はGII-CU(GII機用コンパチブル・ユニット)、1200はCCU(通信制御装置)、1300は操作部(OP-PORT)、1400はモデム(変復調装置)、1500はADF(自動原稿給紙部)、1600は電源部、1700はNCU(網制御ユニット)、1801は送信原稿、1802は受信コピー、1803は電話機を示し、また実線はデータ信号系、

— 8 —

CCU1200は、回線のコントロールユニットで、SCU1000からの命令によつてファクシミリ制御手順を実行する。

モデム1400は、コード化されたバイナリーの書面情報を回線伝送に適する信号に変換し、また受信された書面情報を復調する。

NCU1700は、回線とのインターフェース機能を有し、回線の保持や呼出し音の検出等を行う。

GII-CU1100は、CCITT規格に準拠したGIIモデムを有し、3値化データの変復調を行う。

また、機構制御装置900は、機構部のコントロールユニットで、SCU1000からの命令によつて、読取部100や、主・副走査装置500、記録部800の機構部を駆動する。

SCU1000は、これらの各部からなるシステムをコントロールするユニットで、ファクシミリマシンとしてのシーケンスをコントロールする。

— 10 —

操作部 1300 は、オペレータのスイッチ操作を S C U 1000 へ伝え、またマシンの動作モードや状態をオペレータに通知する。

第 3 図は、この発明のファクシミリ装置の S C U 1000 と電源部 1600 の要部構成の一実施例を示すブロック図である。図面における符号は第 2 図と同様であり、また 1001 はスレーブ C P U、1002 はマスター C P U、1601 は副電源部、1602 は主電源部、S W は電源スイッチを示す。

この第 3 図の場合には、電源スイッチ S W がオンされると副電源部 1601 だけが投入され、スレーブ C P U 1001 が動作状態となつて待機状態とされる。

スレーブ C P U 1001 は、読取装置の原稿の有無、現像部の記録紙の有無、スタートスイッチのオン等を監視して、システムの状態監視を行い、送信または受信スタートの命令信号や電話呼出し信号その他予め決められた主電源の投入要因を検知すると、主電源部 1602 の投入動

- 11 -

第 4 は、オペレータのランプ点灯制御を行う。

第 5 は、螢光灯チェックのための点灯制御の動作を行う。

このように、この発明のファクシミリ装置では、スレーブ C P U 1001 は機構制御系のコントロールを分担し、またマスター C P U 1002 はプロトコルその他の伝送制御系のコントロール、およびスレーブ C P U 1001 へのコマンドの発生を分担する。

そのため、個別にプログラムの変更が可能となり、機能変更にも容易に対処することができる。

第 4 図 A と B は、この発明のファクシミリ装置の一実施例を示すブロック図である。図面における符号は、第 2 図および第 3 図と同様であり、101 はパルスモータ、102 は縮小用モータ、103 は C C D 等の光電変換素子、104 はセンサー、201 はピーク検出部、202 はサンプリング部、203 は 2 値変換器、204 は C C D 駆動クロック発生器、205 は D/A 変換器、206 は R O M、207 はアドレスカ

- 13 -

作を行う。主電源投入後は、マスター C P U 1002 は伝送制御系のコントロールを行い、またスレーブ C P U 1001 は機構制御系のコントロールを行う。

スレーブ C P U 1001 の役割りは次のとおりである。

第 1 は、送信時におけるスキヤナーの原稿フイード制御で、(1)パルスモータの駆動、停止、および速度の指定、(2)原稿のジャム監視、(3)最長原稿の計測、等を行う。

第 2 は、受信時におけるプロッターのペーパーフイード制御で、(1)パルスモータの駆動、停止、および速度の指定、(2)ペーパーのルージ量の計測および監視、(3)各種クラツチの制御、(4)ペーパーのジャム監視、(5)反転動作制御、(6)ペーパー残量の監視、(7)フラツシユランプの点灯制御、(8)フラツシユランプの障害監視、等が行われる。

第 3 は、コピーモードにおけるスキヤナー、プロッターの制御である。

- 12 -

ウンタ、301 は C P U (セントラル・プロセッシング・ユニット)、302 はビデオメモリ、303 は水晶時計、304 は表示用メモリ、305 はシリアルインターフェース回路、306 はジャーナルプリンタ、307 は螢光表示器、401 は S-P 変換器、402 はレベル変換器、403 はスタイラス高圧スイッチング回路、404 は書き込みタイミング制御回路、405 はセグメント選択回路、406 はレベル変換器、407 はセグメント高圧スイッチング回路、601 はラインパツファ制御部、602 はラインパツファ、603 は入力データ切換部、604 はカラー判別 R L カウンタ、605 は切換部、606 はメツセージパツファ、607 は 1 チツプ μ -C P U、608 はコマンドデコーダ、701 は μ -C P U、702 は R L 発生部、703 はモード検出部、704 はメツセージパツファ、801 は高圧電源、802 はスタイラス・セグメント電極、803 は定着部、804 は現像部、805 はカッター、806 はパルスモータ、8

- 14 -

07は記録紙、901はステップ速度制御回路、902はスイッチング回路、903はステップ速度制御回路、904はスイッチング回路、1003はROM、1004はハンドシェイクインターフェイス回路、1005はアドレスラッチ回路、1006はROM、1007はアドレスラッチ回路、1008はハンドシェイクコントローラ、1009はクロック発生器、1010と1011はI/Oポート、1101はI/Oポート、1102はデータ制御部、1103はデータメモリ、1104はI/Oポート、1105はトータル信号発生部、1106は変調部、1107は信号選択回路、1108は同期信号発生部、1109は復調部、1110はデータサンプリング部、1111はトータル信号検出部、1301は操作部(オペポート)、1302は制御部、1303は表示部、1304は操作部、1305は制御部、1306は表示部、1401はM48型モデム、1402はV96P型モデム、1403はデータ選択器、1404と1405はLPF、1406はアツテネータ、1407はV21型モデム、

- 15 -

1408はLPF、1409はHYB、1410はキャリア検出器、1411はリミッタ、1412はBPF、1413はHPF、1414は462Hz検出器、1415はリミッタ、1416はBPF、1417~1420はアンプ、1501は原稿分離ファンモータ、1502は原稿搬送モータ、1503はセンサー、1603はゼロクロスACスイッチ、1701はオフフック検出リレー、1702は整流器、1703はリング検出リレー、1704は直流回路閉結リレー、1900はDSB、1901~1903はコンパレータ、2001はスピーカ、2002は受信カウンタ、2003は送信カウンタを示し、またP1~P6およびQ1とQ2はそれぞれ対応する符号位置との接続点を示す。

この第4図AとBに示される一点鎖線A-Aは、回路が複雑化しているので、拡大して図示する必要上から便宜的に区切つたもので、実際上は両図の対応する符号の各接続点が相互に接続されて1つの回路を形成している。

第5図AとBは、第4図AとBに示したこの

- 16 -

発明のファクシミリ装置の動作を説明するためのフローチャートである。図面において、①~⑩は、それぞれ対応する符号位置へステップすることを示す。

スレーブCPU1001は、第3図に示した電源スイッチBWがオンになると、第5図Aの上方に示されるように、主電源部1602の投入動作を行い、マスターCPU1002を動作させる。そして、マスターCPU1002からのコマンドによつて、ADFとプロッターをイニシャライズした後、一旦主電源を遮断する。このような動作が終了すると、スレーブCPU1001はマスターCPU1002から解放されて、システムの状態監視を開始する。

まず、第5図Aの左側上端のフローに入り、原稿がセットされているか否かをチェックする。原稿がセットされていれば、セットが完了したか、フラグがセットされているか、原稿再セットランプがオンしているか、等をチェックする。

これらがセットされていたり、セットランプ

- 17 -

がオンしていれば、左側から3列目のコピーフローの最初のステップに移る。

もし、コピーボタンがオンであれば、順次その下方のステップへ進んで、原稿再セットランプ、セット完了フラグのセット、ADFの原稿の有無、等について判定する。

また、コピーボタンがオンでなければ、左側から4列目の送信フローの最初のステップへ進む。すなわち、オフフックであるかどうかについて判断し、もしオフフックであれば、スタートボタンがオンとなつているか、原稿セット完了フラグがセットされているか、等について判断する。

もし、オフフックでなければ、左側から5列目の受信フローの最初のステップへ移り、呼出音検出の有無について判断する。呼出音が検出されれば、ポーリングランプがオンしているかどうかについて判断する。もし、ポーリングランプがオンになつていれば、ポーリング送信を行うことになり、メイン電源の投入動作が行わ

- 18 -

れる。

呼出音が検出されなければ、さらに右の左側から6列目、すなわち右側から1列目の最初のステップへ進む。そして、ポーリングボタンがオンになっているかどうかを判断し、オンになっているか、原稿セット完了フラグがセットされているか、等について順次判断する。

もし、ポーリングボタンがオンになっていなければ、再び左側上方のステップへ戻り、原稿セットの検出、セット完了フラグのセットの有無、等について判断することになる。

この第5図Aと第5図Bに示されるフローのうち、メイン電源オンまでのステップについての判断は、スレーブCPU1001が分担する。

メイン電源の投入後は、スレーブCPU1001はマスターCPU1002に隷属し、そのコマンドによつて、機構制御系のコントロールを分担する。また、マスターCPU1002は、スレーブCPU1001へコマンドを与えるとともに、伝送制御系のコントロールを分担する。

- 19 -

も、第4図AとBの場合と同様に、回路を拡大して表示したために便宜的に区切つたもので、実際上は両図で1つの回路を構成している。

なお、以上の実施例では、スレーブCPUがシステムの状態監視と機構制御系のコントロールを担当し、マスターCPUへの主電源投入後は、マスターCPUに隷属されそのコマンドに従つて機構制御系のコントロールを行い、またマスターCPUはスレーブCPUへのコマンドの発生と伝送制御系のコントロールを担当する場合について説明した。

しかし、この発明のファクシミリ装置は、必ずしもスレーブCPUがシステムの状態監視を担当することは必要でなく、またマスターCPUに隷属してそのコマンドに従つて動作することも必要ではない。

要するに、システム・コントロール・ユニットを2個のCPUで構成し、一方のCPUが伝送制御系のコントロールを分担し、他方のCPUが機構制御系のコントロールを分担するよう

- 21 -

第6図A～Cは、第5図AとBに示された送信フローの詳細な動作を示す送信フローチャートである。

第7図A～Cは、同じく第5図AとBに示された受信フローの詳細な動作を示す受信フローチャートである。

この第6図A～Cと第7図A～Cにおいて、○印で囲まれたA0～A11とB0～B6、およびB10とB11は、それぞれ対応する符号位置へステップすることを示している。

メイン電源がオフになると、NCUOHリレーは作動しなくなり、図2の装設は、ファクシミリ装置から本電話へ切換えられる。

次の第8図AとBは、第4図AのSCU1000の詳細な構成を示すブロック図である。図面における符号は、第4図と同様であり、第8図AとBの回路が複数の素子から構成されている場合には、その後へアルファベットを付して対応させている。

この第8図AとBに示される一点鎖線B-B

- 20 -

にした点に特徴を有するものである。したがつて、以上の実施例に限定されるものではない。

以上に詳細に説明したとおり、この発明のファクシミリ装置では、システム・コントロール・ユニットに2個のCPUを使用し、それぞれそのコントロールを機能分担するようにしている。そのため、この発明のファクシミリ装置によれば、制御プログラムの変更には、その一方のCPUを交換するだけで、充分に対応することが可能となる。

したがつて、この発明によれば、各種のファクシミリ装置のシステム・コントロール・ユニットが、共通のCPUで構成可能となり、コストの削減化も行われる、等の多くの優れた効果が得られる。

4. 図面の簡単な説明

第1図Aはこの発明のファクシミリ装置の構造を示す側面図、第1図Bは同じくその正面から見た内部構造図、第2図はファクシミリ装置の基本構成の一例を示す機能ブロック図、第3

- 22 -

図はこの発明のファクシミリ装置におけるSCUと電源部の要部構成の一実施例を示すブロック図、第4図AとBはこの発明のファクシミリ装置の一実施例を示すブロック図、第5図AとBは第4図AとBに示されたこの発明のファクシミリ装置の動作を説明するためのフローチャート、第6図A～Cは第5図AとBに示された送信フローにおける詳細な動作を説明するための送信フローチャート、第7図A～Cは同じく第5図AとBに示された受信フローにおける詳細な動作を説明するための受信フローチャート、第8図AとBは第4図AのSCUの詳細な構成を示すブロック図である。

図面において、1000はSCU、1001はスレーブCPU、1002はマスターCPU、1600は電源部、1601は副電源部、1602は主電源部を示す。

特許出願人 株式会社 リコー
同代理人 弁理士 宮川 俊 崇

— 23 —

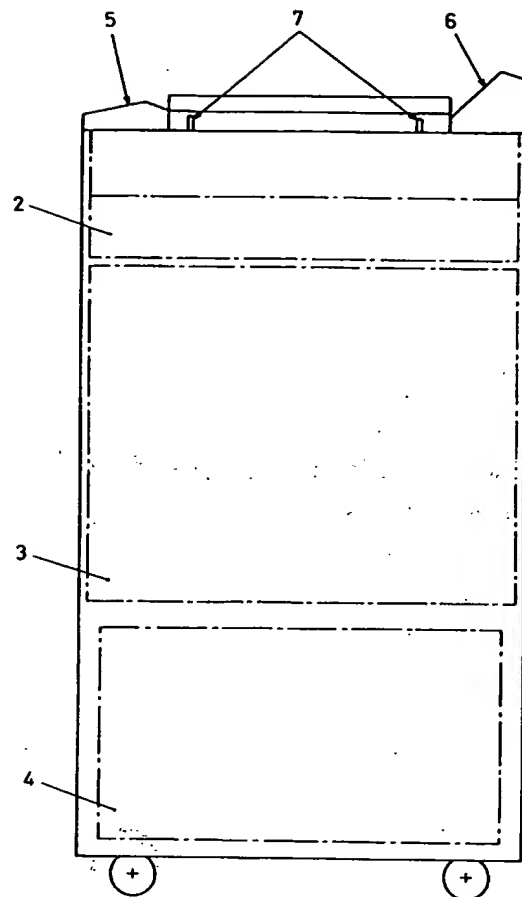


図 1 A

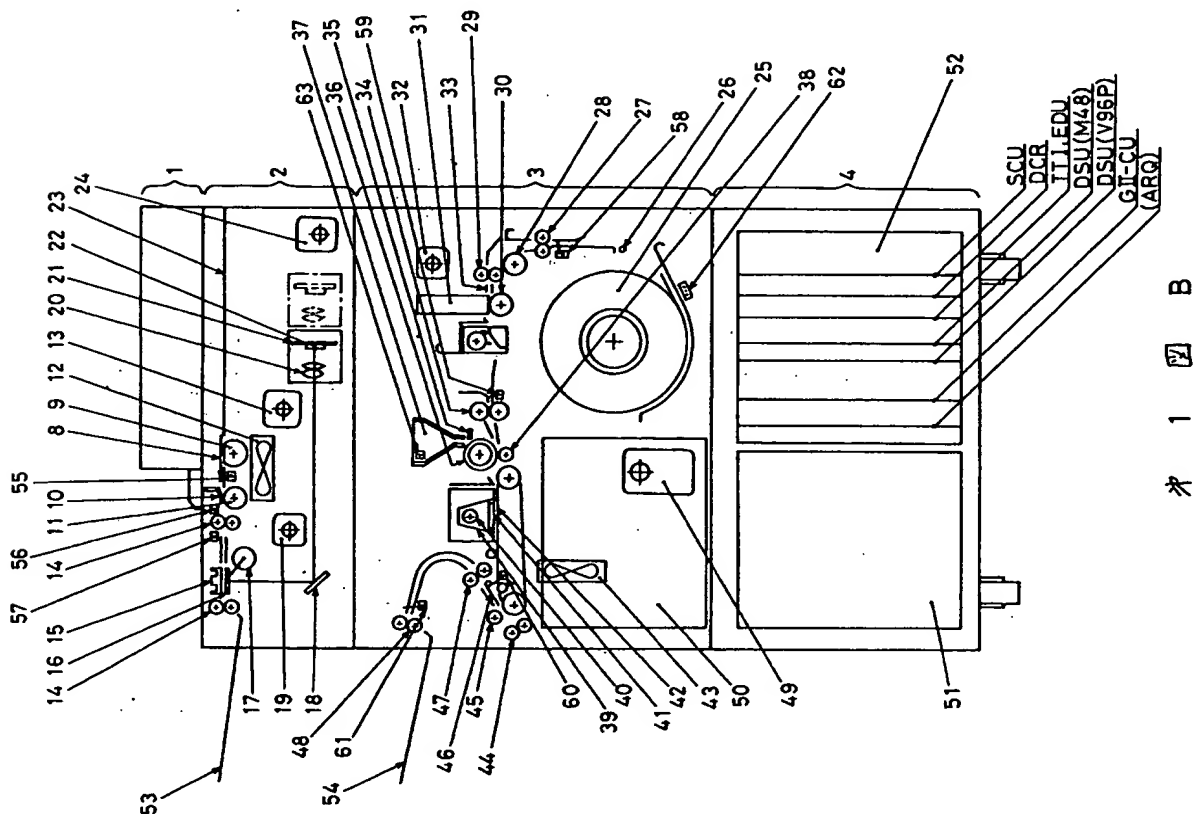


図 1 B

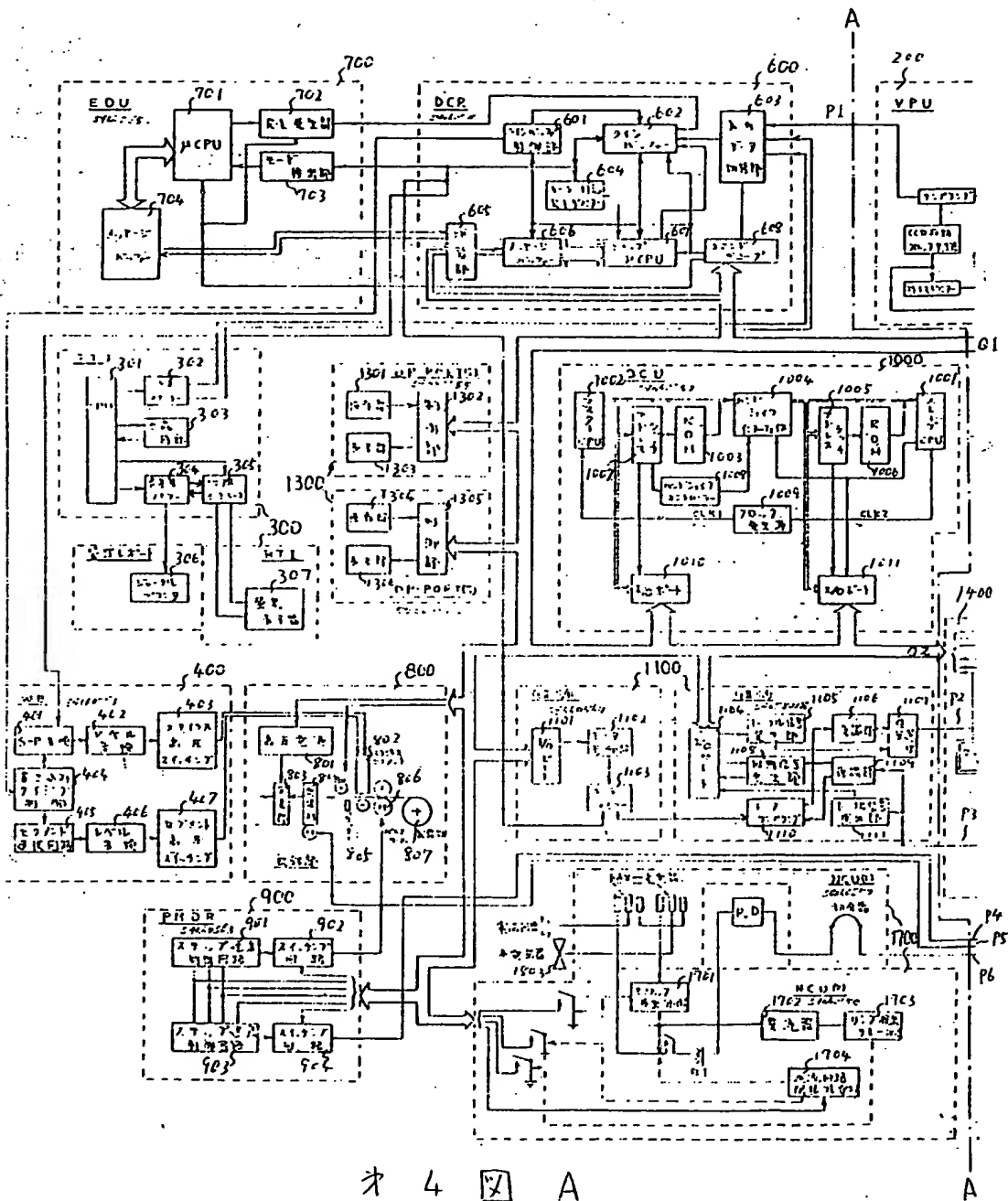
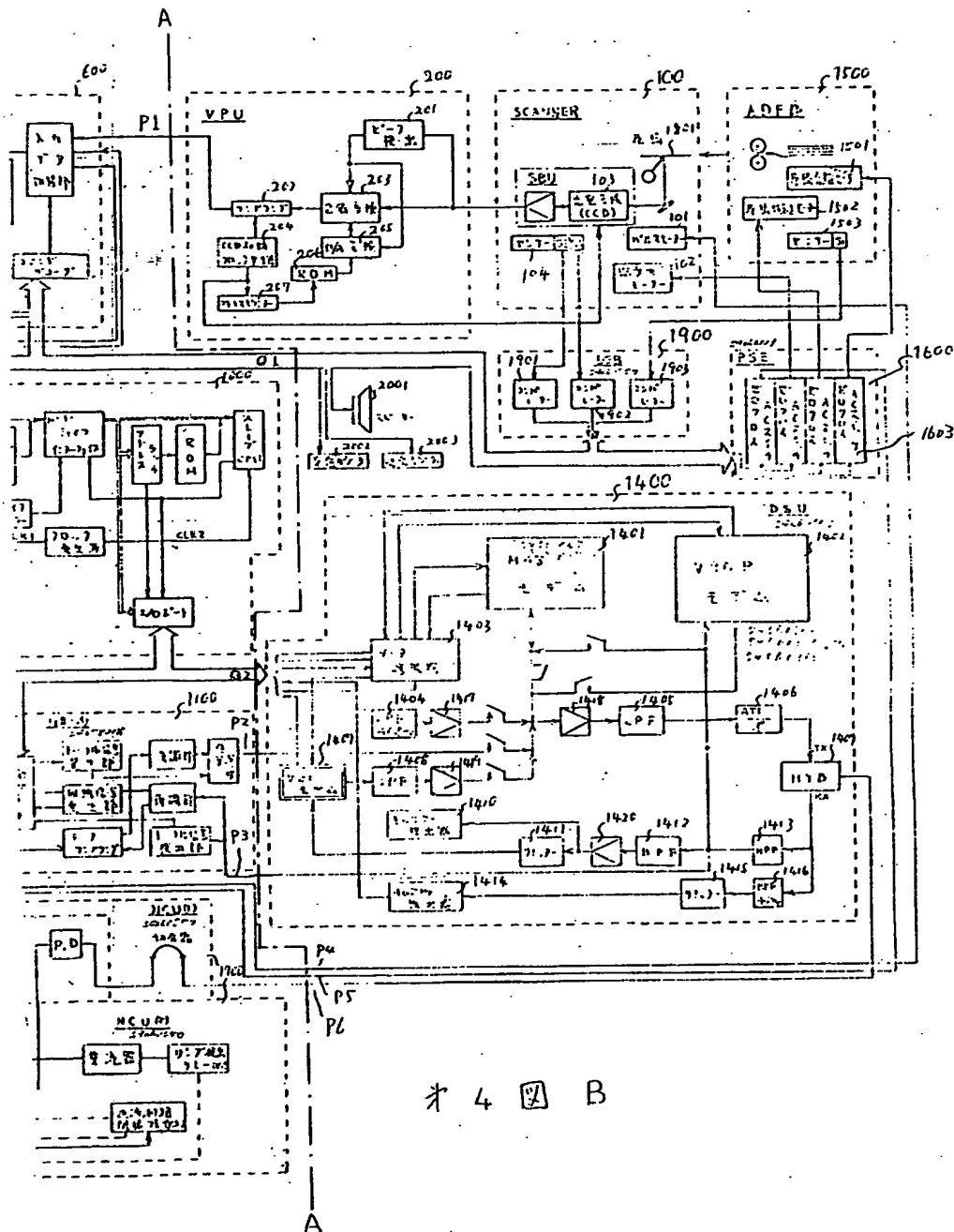


図 4 A



才 4 図 B

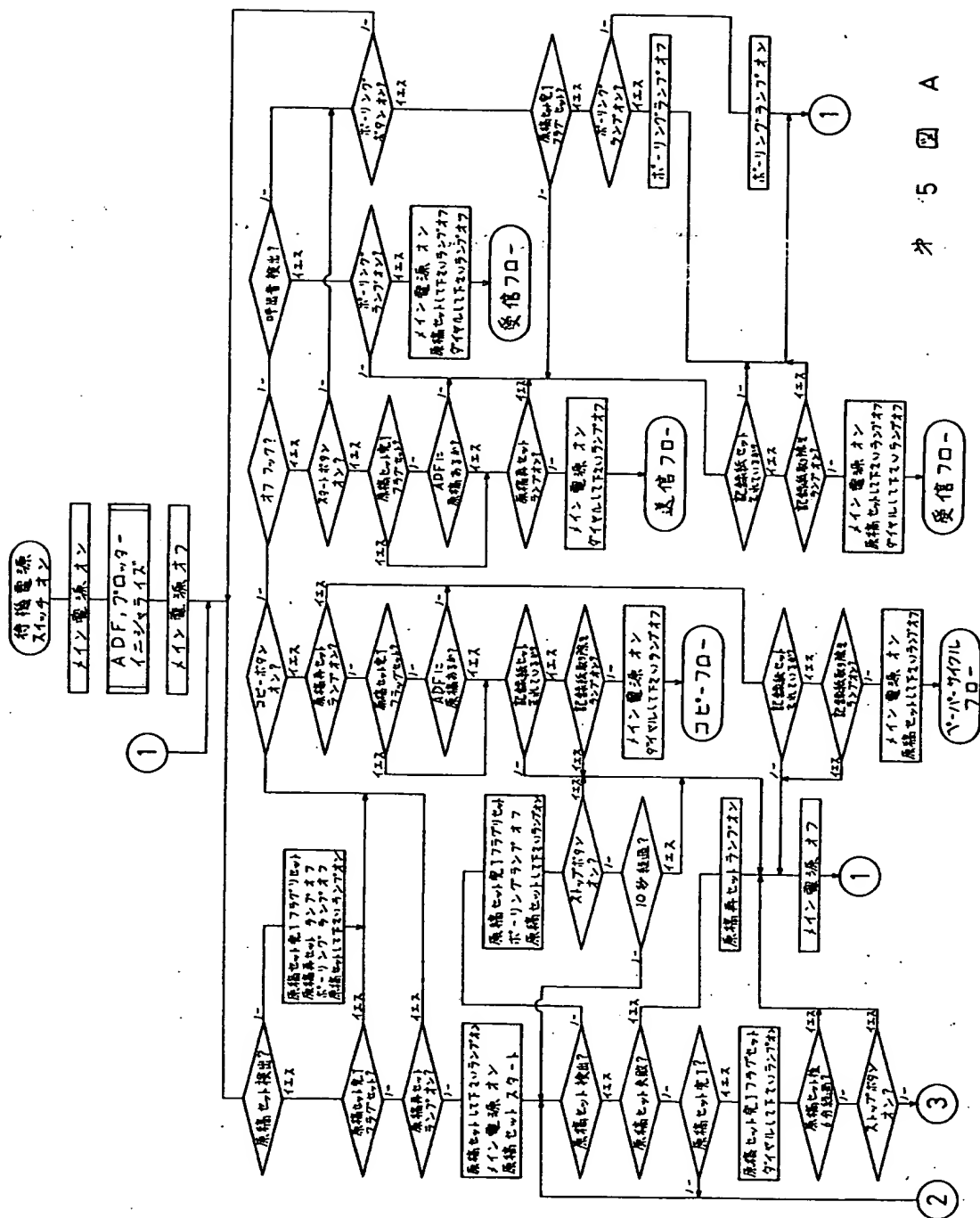


図 5 A

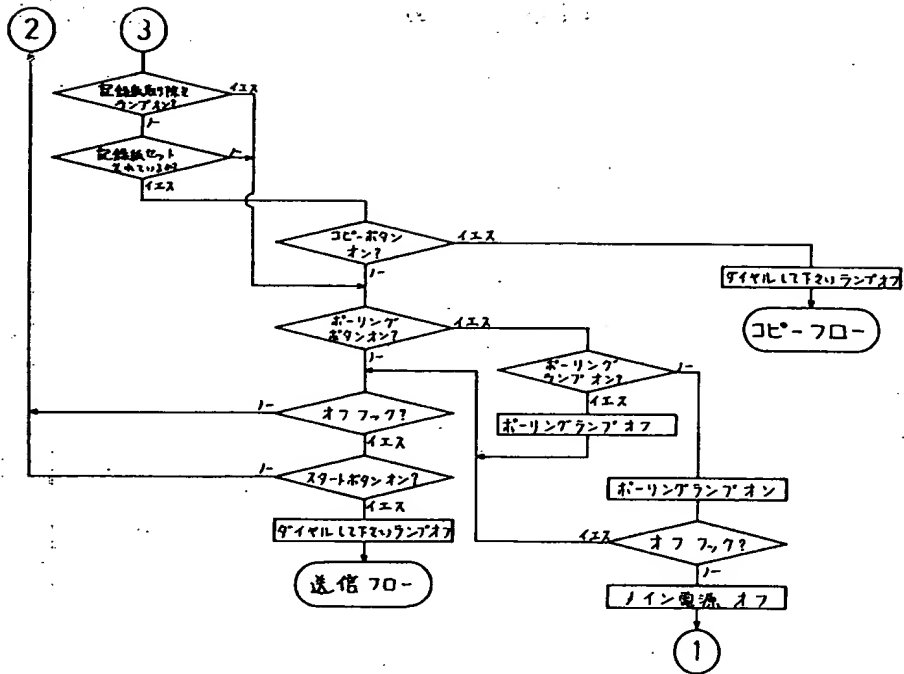
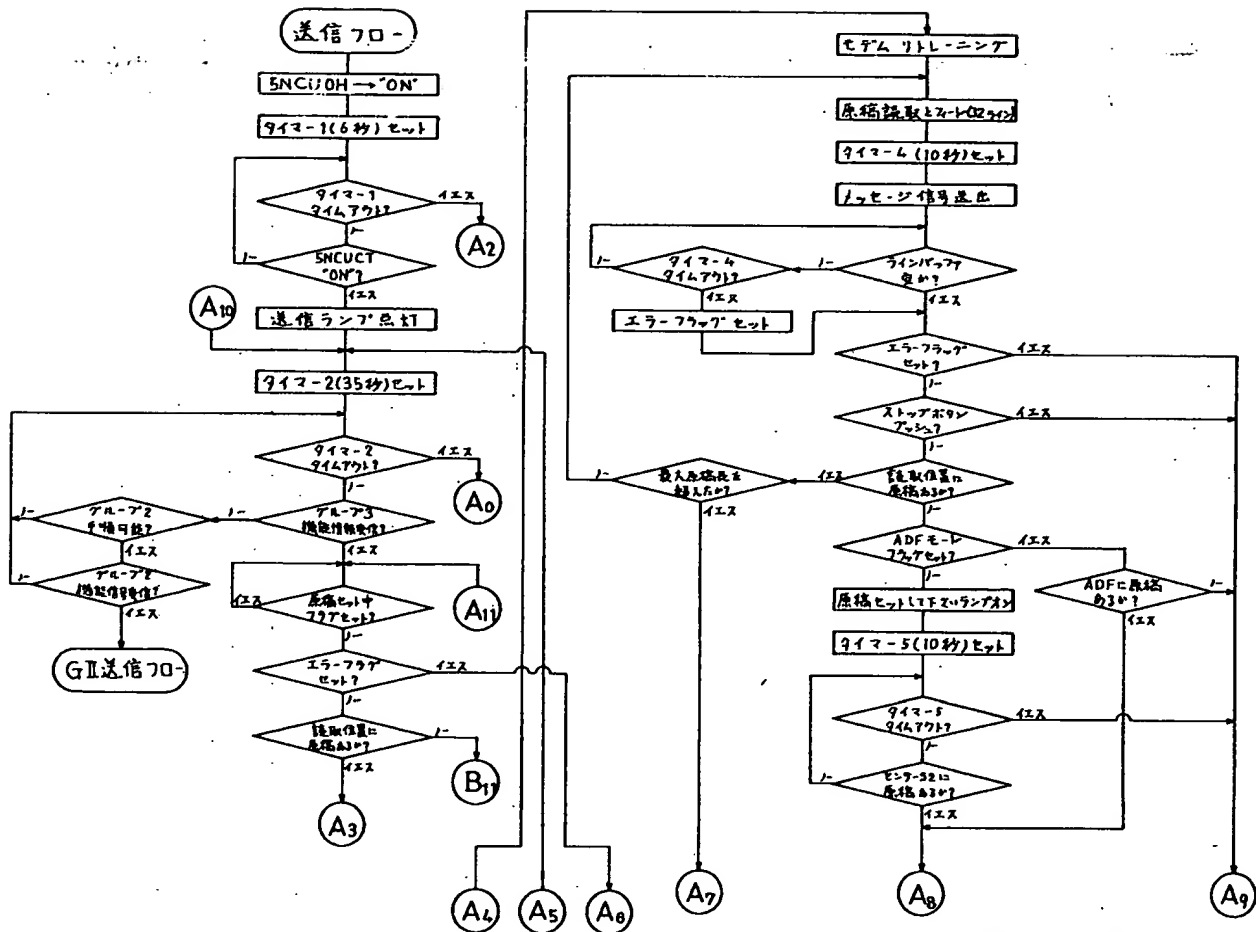
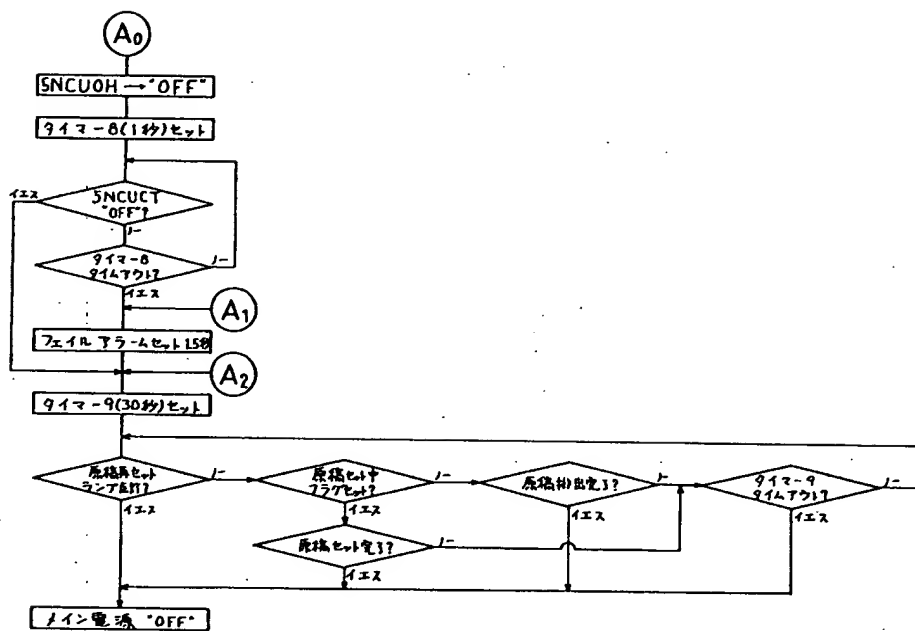


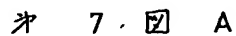
図 5 B

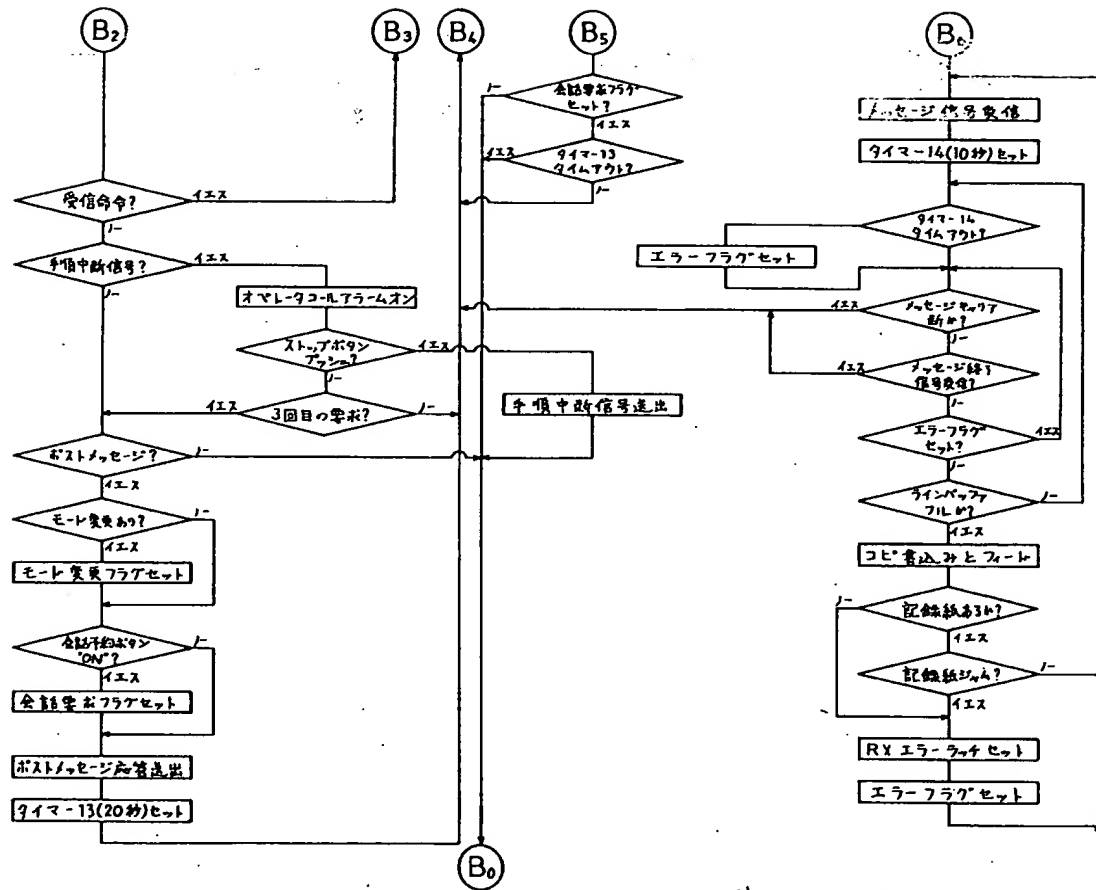


才 6 図 A

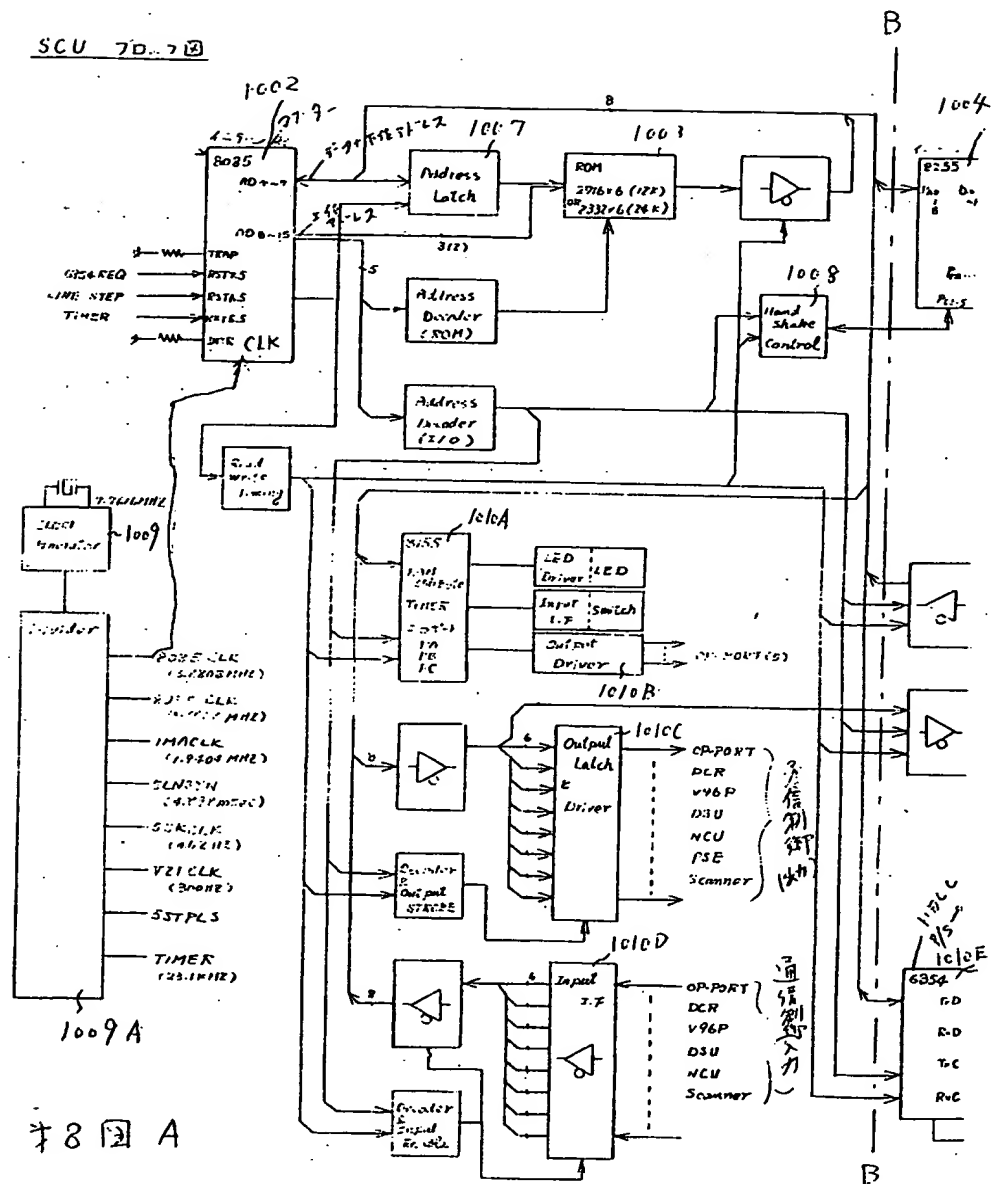


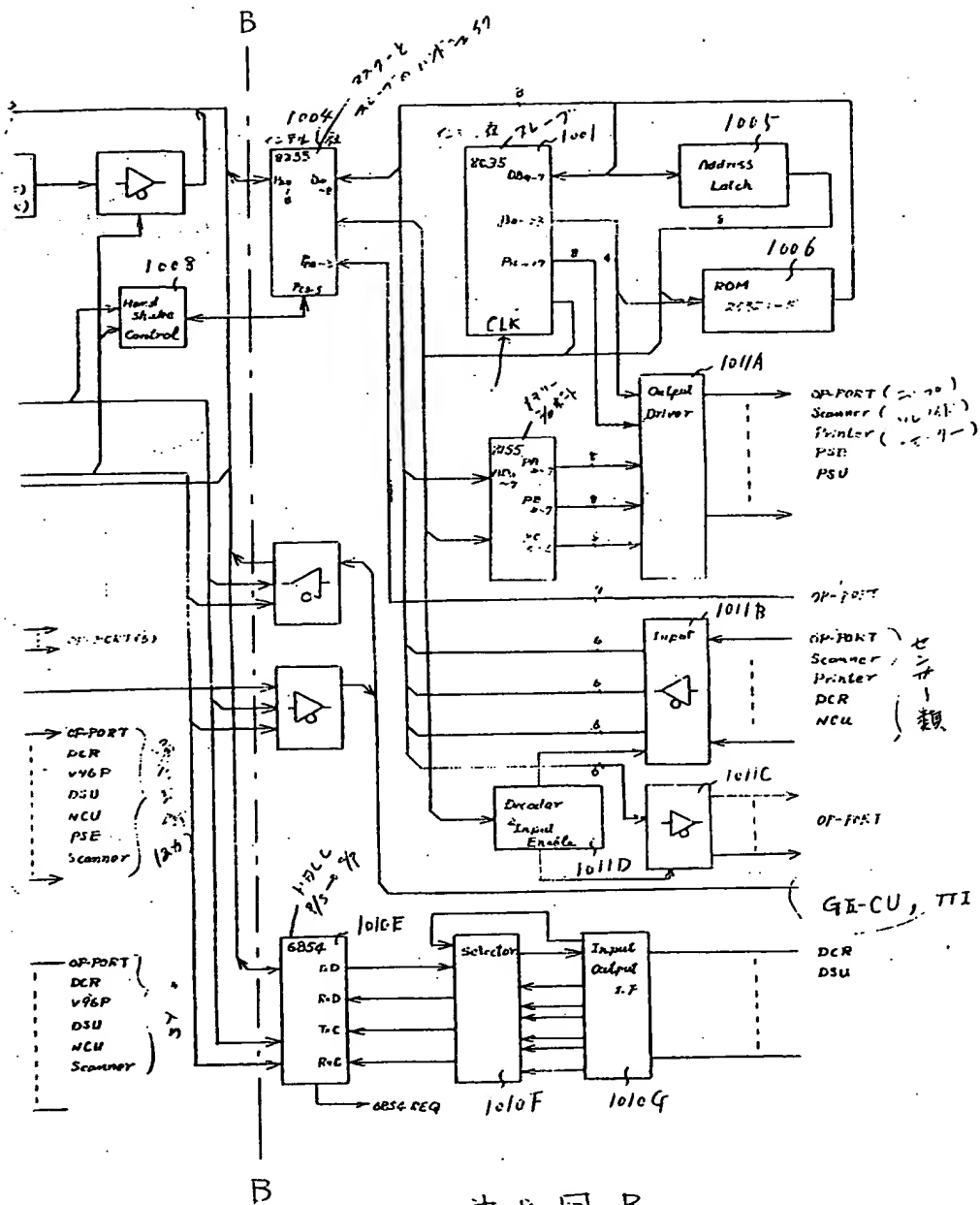
才 6 図 C





才 7 図 B





✱ 8 12 B

昭和56年6月8日

特許庁長官 島田 春樹 殿

1. 事件の表示

昭和56年 特許願 第59566号

2. 発明の名称

フアクシミリ装置

3. 補正をする者

事件との関係 特許出願人

東京都大田区中馬込1丁目3番6号

(674)株式会社 リ コ ー

4. 代理人

東京都中野区大和町4丁目26番9号

(7710) 弁理士 宮 川 俊 崇

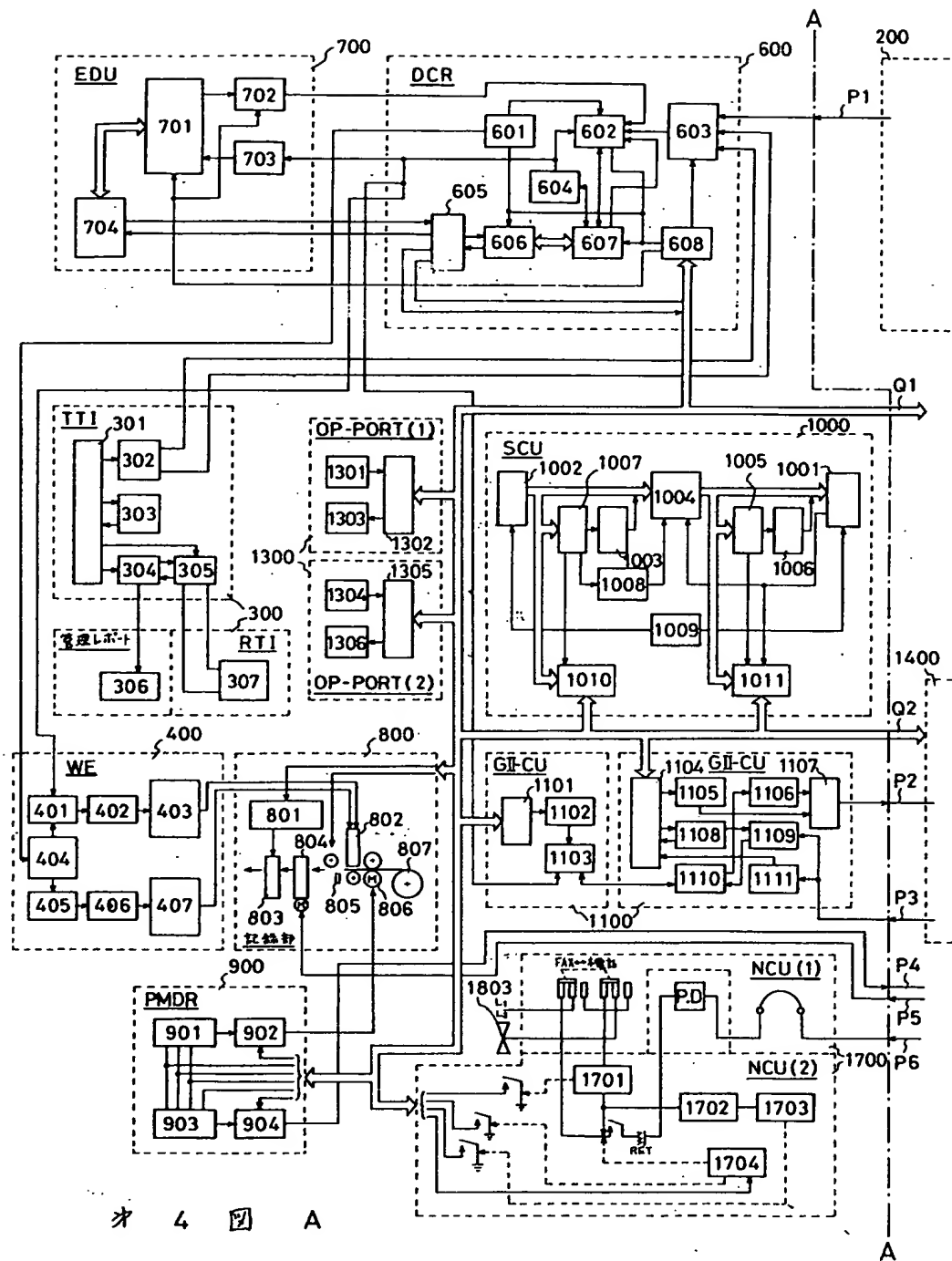


5. 補正命令の日付 なし（自発）

6. 補正の対象 図面の浄書（内容に変更なし）

7. 補正の内容

図面の第4図AとBおよび第8図AとBを
別紙のとおり補正する。



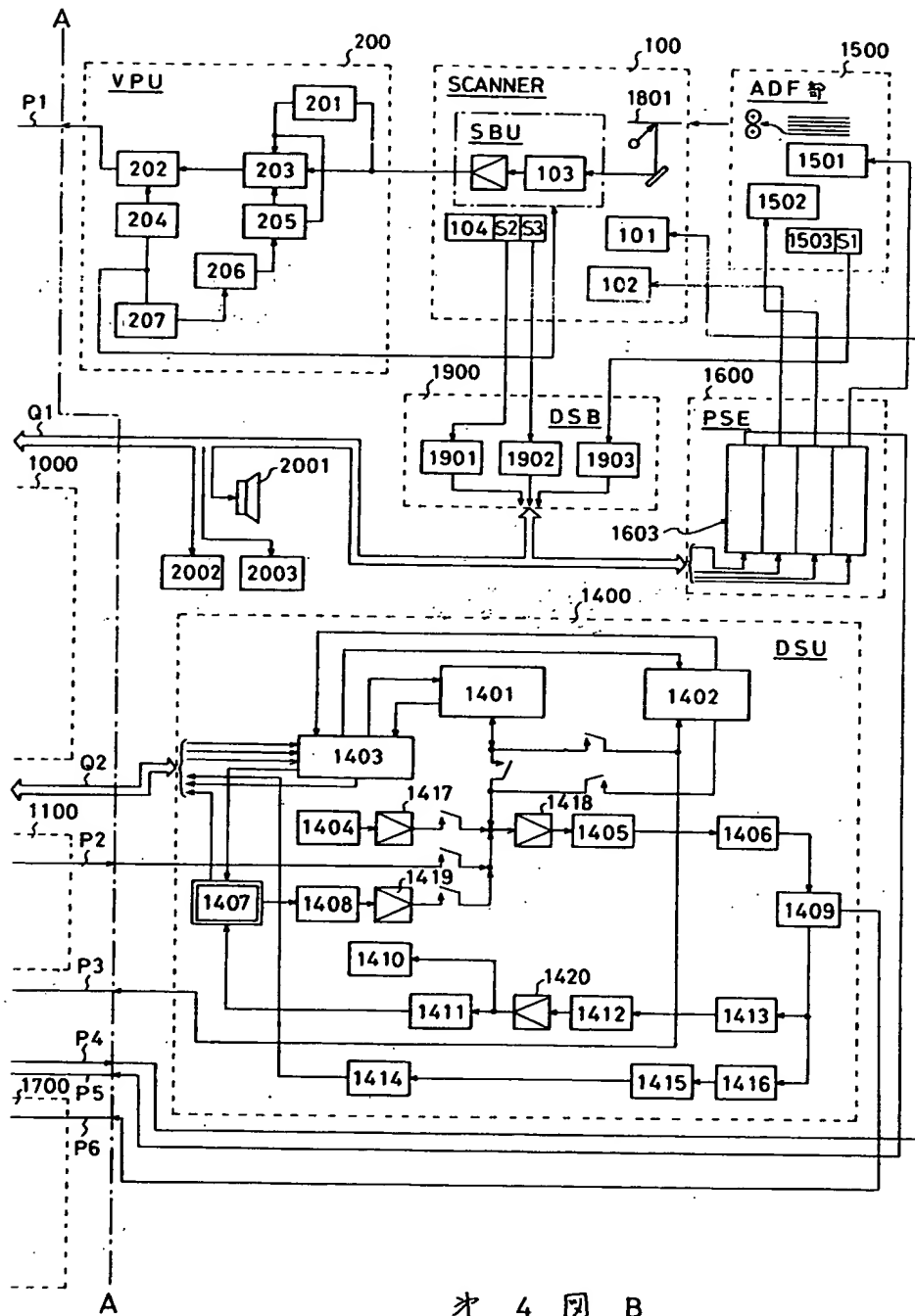
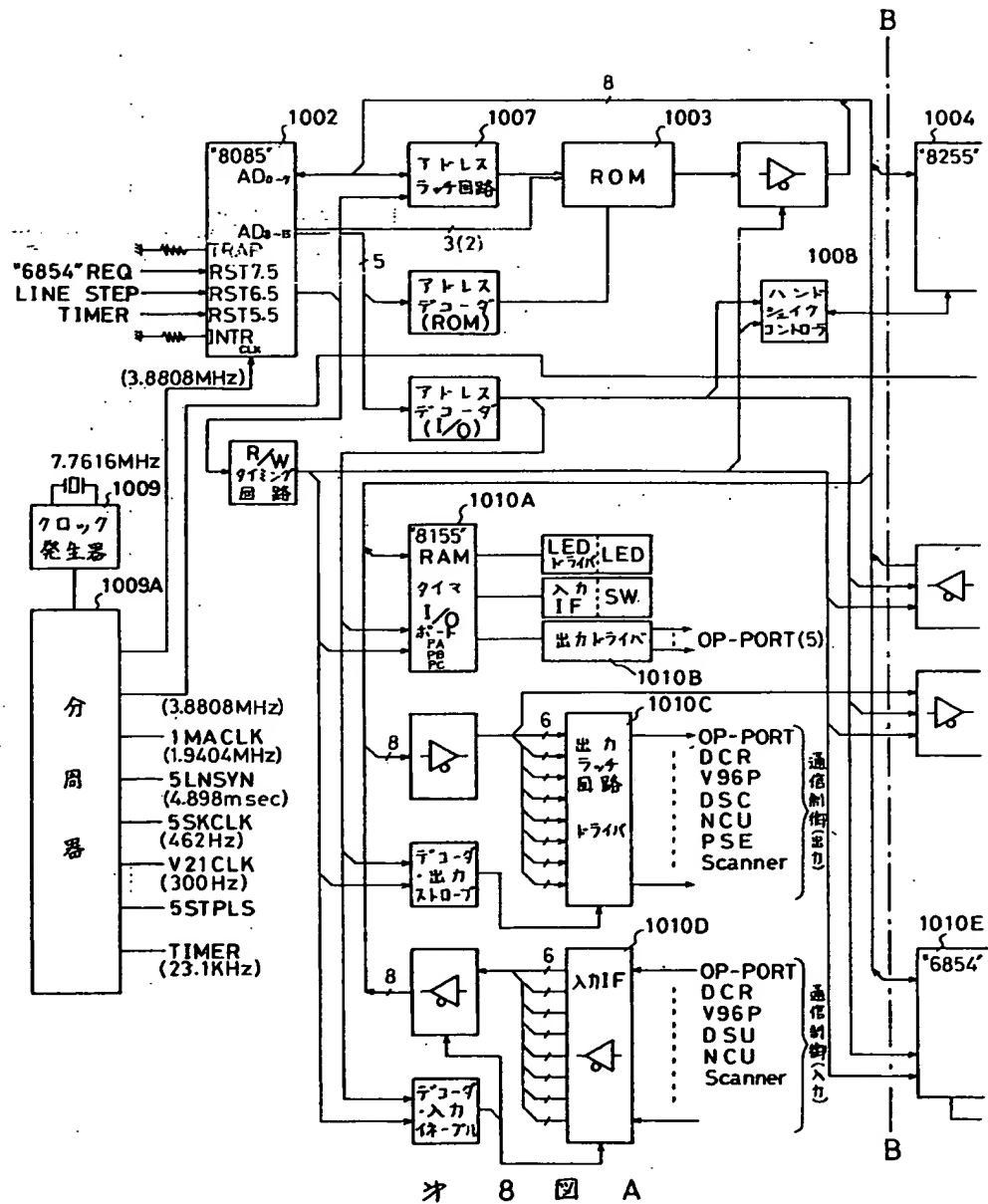


図 4 B



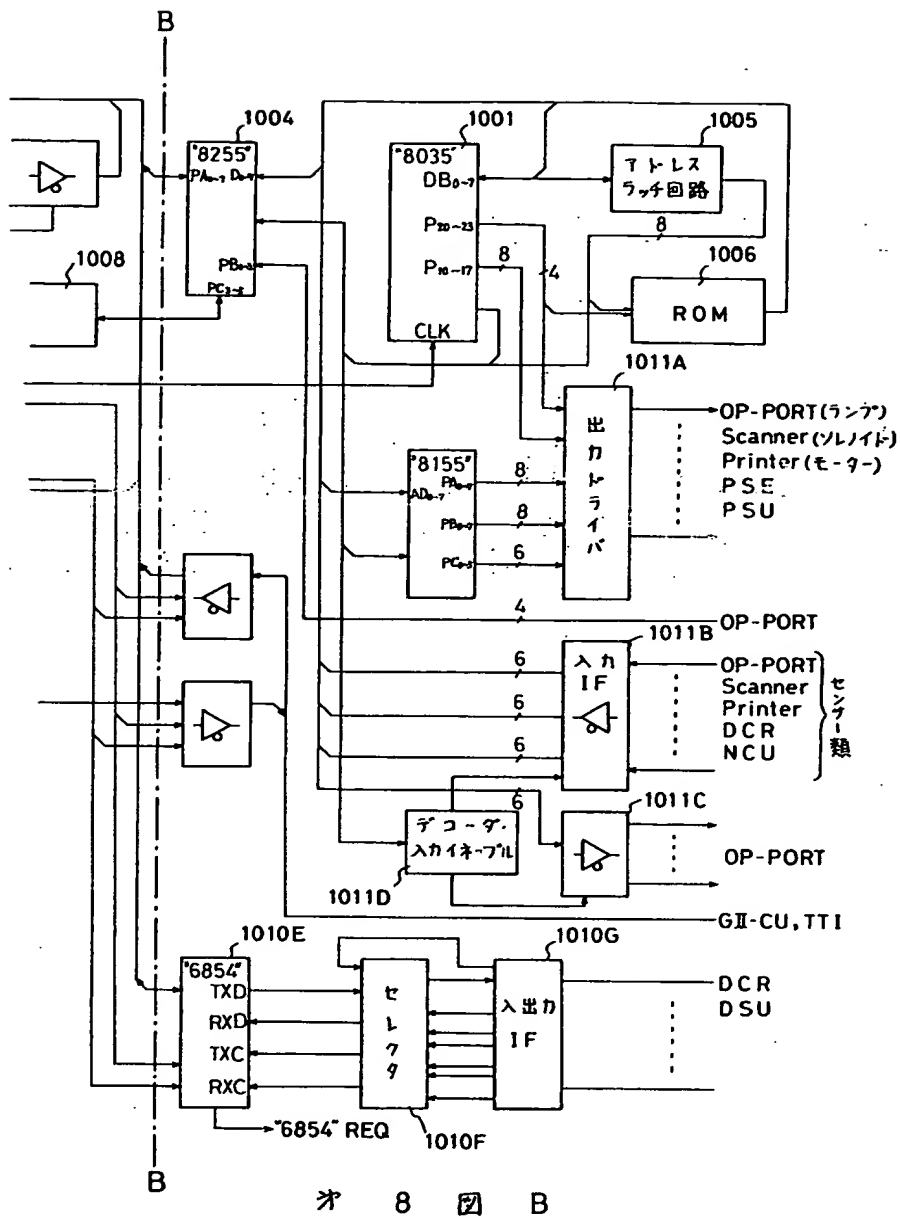


図 8